

## Um Amplificador de Baixa Potência 0,4 V de Resistência Negativa Baseado em Pequenos Sinais

Suzian Mahéli Ramos Santos, discente de graduação de Engenharia de Telecomunicações, Universidade Federal do Pampa, Campus Alegrete.

Lucas Compassi Severo, docente, Universidade Federal do Pampa

suziansantos.aluno@unipampa.edu.br

O avanço na Internet das Coisas (IoT) permite uma gama de possibilidades na área de projetos de circuitos otimizados de energia de modo a prolongar a vida útil desses circuitos alimentados por bateria. A proposta consiste na implementação de amplificadores de baixa potência e baixa tensão utilizando o efeito de resistência negativa. Inicialmente, foi definido que a análise seria feita por meio da amplificação de sinal fornecida pela resistência negativa através de um circuito divisor de tensão simples e para produzir a resistência negativa foi escolhido um transcondutor negativo de acoplamento cruzado. O circuito foi implementado no processo CMOS 180 nm para operar com uma tensão de alimentação de 0,4 V e com dissipação na escala de nW. Com um divisor de tensão composto por duas resistências, a qual uma delas é denominada  $R_n$  representando a resistência negativa e a outra resistência chamada  $R_1$ , a função de transferência mostrou que ao utilizarmos resistências positivas, essa função opera como atenuador de tensão, por outro lado, se,  $R_n$  for negativo o circuito comporta-se com um amplificador de tensão. O nível de ganho de tensão é positivo quando  $R_n$  for inferior que a  $-R_1$ , podendo ter um ganho infinito quando  $R_n$  tender a  $-R_1$ . Também vimos que a impedância de entrada do circuito é proporcional a diferença entre essas duas resistências, assim valores mais elevados de impedância são obtidos apenas para valores mais baixos de ganho de tensão. A este circuito foi adicionado um capacitor em paralelo com  $R_n$  a fim de representar as capacitâncias parasitas e alguma carga impulsionada pelo circuito. A topologia do transcondutor negativo de acoplamento cruzado foi estudada e projetada com o auxílio do *software Virtuoso Analog Design Environment* da Cadence. Para produzir a resistência negativa, essa topologia foi implementada com dois transistores PMOS, ambos com mesma relação W/L que atuam como transdutores cruzados e dois transistores NMOS funcionando como cargas de corrente. O circuito possui também uma corrente  $I_{ref}$  que é espelhada por um terceiro transistor NMOS. Foi feito modelo de pequenos sinais deste circuito onde foi possível obter a equação que modela a resistência negativa, a qual pode ser ajustada de acordo com os níveis de tensão DC, os tamanhos dos transistores e também pelo nível de corrente  $I_{ref}$ . Nas simulações, foi utilizado um circuito diferencial composto por *baluns*, um na entrada e outro na saída, com um nível de tensão DC de entrada de 0,2 V para polarizar o circuito e uma fonte de alimentação

de 0,4 V para o circuito de resistência negativa. O consumo de energia do amplificador medido no ponto de polarização da operação para o ganho máximo foi de cerca de 557 nW. O ganho de tensão em função da frequência do amplificador apresentou uma queda na frequência unitária ao ser adicionado uma capacitância de 1 pF em paralelo, onde essa frequência unitária foi de cerca de 20 MHz para aproximadamente 900 kHz. Realizando uma análise paramétrica, onde o resistor  $R_1$  foi variado de 90 k $\Omega$  para 100 k $\Omega$ , obtivemos uma variação do ganho de tensão de 0 a 250 V/V devido a diferença ( $R_1 - R_n$ ). Analisando também a resposta em frequência para diferentes valores de  $R_1$  verificou-se que o ganho é alterado conforme a resistência é aumentada, tendo uma variação do ganho de 22 dB para cerca de 42 dB. O *layout* do circuito foi desenhado e fabricado e as medições preliminares mostraram uma resposta em frequência semelhante à obtida em simulações, assim como uma dissipação de cerca de 470 nW.

**Agradecimentos:** Manifestamos o nosso agradecimento ao Programa de Bolsas de Inovação (Inovabolsas) da Unipampa e à Fundação de Amparo à Pesquisa do Estado do Rio Grande do Sul (FAPERGS) pelo apoio parcial a este projeto.

**Palavras-chave:** IoT; amplificador; resistência negativa; baixa potência e baixa tensão.